

产品描述

CHP5038XS 是一款用于替代反激变换器中副边肖特基二极管的高性能同步整流芯片，内置超低导通阻抗 MOSFET 以提升系统效率。MOS 导通时， V_{ds} 被控制在约 $-30mV$ ， V_{ds} 一旦变为正值，MOSFET 以极快速度关闭。

CHP5038XS 采用高压自供电方式实现 VCC 供电，同时支持正端接法和负端接法。这使得芯片在输出电压很低甚至短路时，VCC 仍可稳定供电，可直接应用于电池充电。内置的振铃检测可防止芯片在 DCM 和 QR 模式下 VDS 振荡导致的错误开启。

CHP5038XS 采用绿色的 SOP-8 封装。

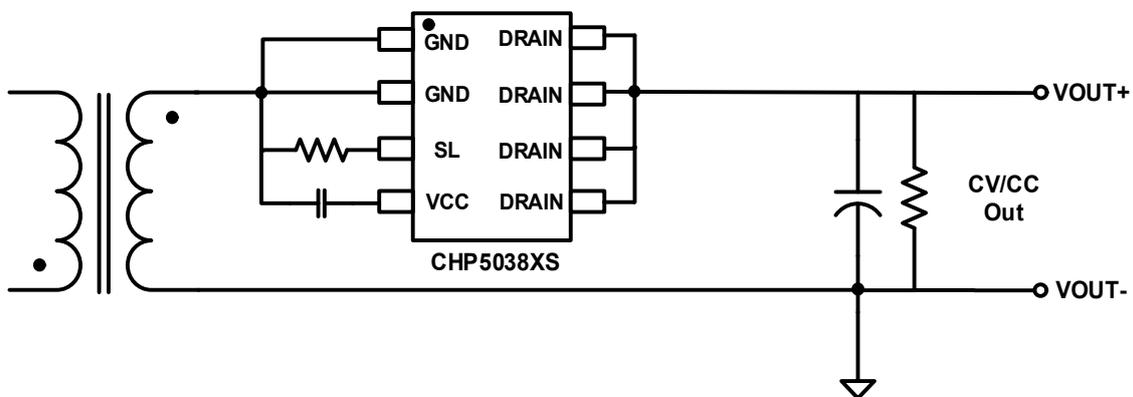
主要特点

- 支持 DCM、CCM、QR 模式
- 输出范围宽，最低可达 0V，二极管无短路大电流
- 正、负端皆可的自供电 VCC 技术
- 内置振铃检测，防止 DCM 和 QR 操作中的误开启
- 符合能源之星等能效标准
- 超快速关闭和打开延迟
- 内置 80V MOSFET
- 支持正端和负端整流

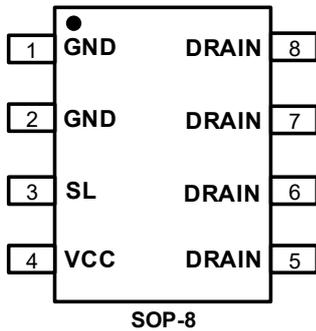
典型应用

- USB-PD 快充
- 适配器
- 超低压或可变输出的反激电源

典型应用电路

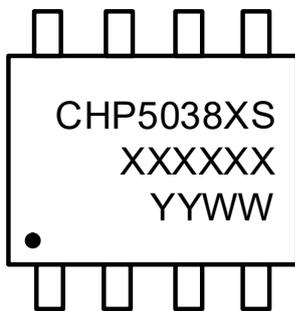


管脚封装



符号	名称	管脚功能描述
1-2	GND	地
3	SL	斜率检测设定引脚
4	VCC	电源
5-8	DRAIN	MOSFET 漏极

产品正印



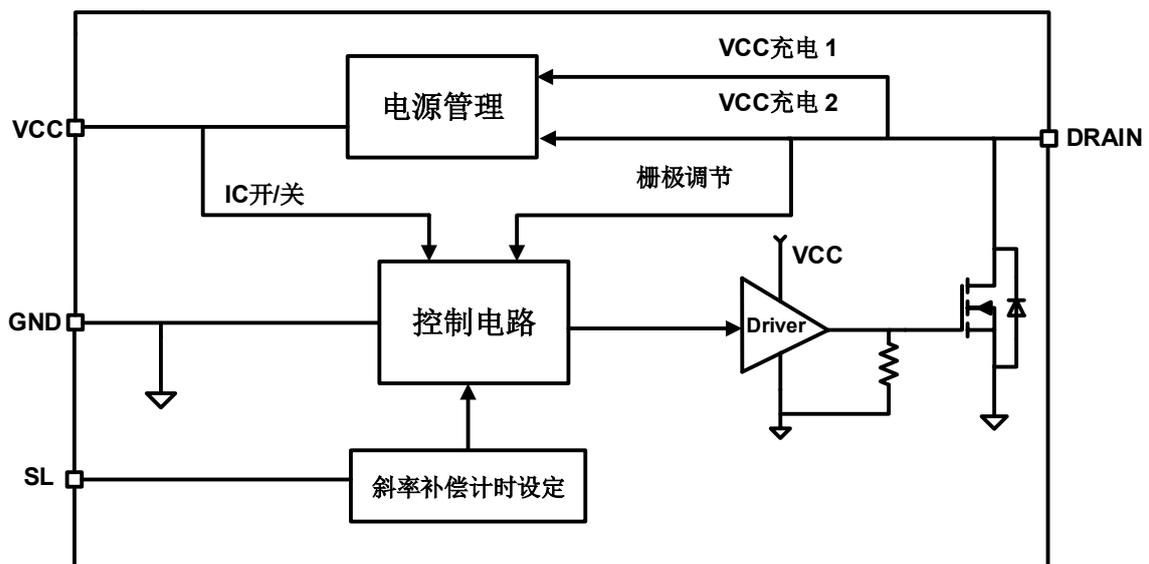
CHP5038XS 代表型号
 XXXXXX 代表 LOT. INF
 YYWW 代表 生产年周

订单信息

物料编号	封装	内置 MOSFET	包装规范	最大输出电流
CHP5038BS	SOP-8	80V 9.5mΩ	编带 4K/卷	3A

说明：最大输出功率受限于芯片结温，典型测试条件：环境温度 Ta=50℃，IC PIN 有足够铜皮散热，适配器全密封。

内部功能框图



极限参数 (备注 1)

参数	数值	单位
VCC 电压范围	-0.3 to 14	V
DRAIN 电压范围	-1 to 80	V
连续功耗 (25°C)	0.8	W
结温	150	°C
焊接温度 (焊接 10s)	260	°C
储藏温度	-55 to 150	°C

备注 1: 超出列表极限参数可能会对芯片造成永久性损坏。极限参数为额定应力值。在超出推荐的工作条件和应力的情况下, 器件可能无法正常工作, 所以不推荐让器件工作在这些条件下。过度暴露在高于推荐的最大工作条件下, 会影响器件的可靠性。

推荐工作条件 (备注 2)

参数	数值	单位
VCC 工作范围	4 to 13	V
DRAIN 工作范围	-1 to 73	V
最大结温	135	°C
SOP-8 热阻 θ_{JA}/θ_{JC}	160 / 80	°C/W

备注 2: 超出上述工作条件不能保证芯片正常工作。

电气参数 (VCC=5V, T_J=-40°C~125°C, 除非另有说明)

符号	参数	测试条件	最小	典型	最大	单位
VCC 供电部分						
V _{ST}	VCC 开启电压			3.9		V
V _{HY}	VCC 迟滞电压			0.3		V
V _{OP}	VCC 工作电压	VD=12V	8.5	9.3	10.2	V
I _{VCC-MAX}	VCC 充电最大电流	VCC=5V, VD=10V		35		mA
I _{CC}	VCC 工作电流	VCC=9V, CLOAD=2.2nF, FSW=100kHz		2.1	3.5	mA
		VCC=5V, CLOAD=2.2nF, FSW=100kHz		1.2	1.8	mA
I _Q	VCC 静态电流	VCC=5V		90	130	μA
I _{SD}	VCC 关闭电流	VCC=UVLO-0.1V		40	65	μA
控制电路部分						
V _{fwd}	调制电压 (VD-GND)		-33	-30	-27	mV
V _{ST-th}	开启阈值 (VDS)		-130	-100	-70	mV
V _{OFF-th}	关断阈值 (VD-GND)		-10	0	10	mV
T _{Don}	开启驱动延时	CLOAD=2.2nF		34	40	nS
T _{Doff}	关断驱动延时	CLOAD=2.2nF		18	20	nS

PON- delay	开启传输延时	备注 3		18	20	nS
POFF- delay	关闭传输延时	备注 3		20	22	nS
T _{BLANKING-ON}	开启消隐时间	备注 3, C _{LOAD} =2.2nF	250	350	450	nS
V _{BLANKING-OFF}	关闭消隐阈值	(V _{DS})	2		3	V
T _{SL}	SL 检测计时	备注 3, R _{SL} =390K Ω	37	45	50	nS
驱动部分						
V _{GATE-L}	VGATE (低)	I _{LOAD} =10mA		10	20	mV
V _{GATE-H}	VGATE (高)	I _{LOAD} =0mA		VCC		V
I _{SOURCE-MAX}	最大电源电流			1		A
I _{SINK-MAX}	最大下沉电流			4		A

备注 3: 参数取决于设计, 批量生产制造时通过功能性测试。

功能描述

CHP5038XS 是一款同步整流芯片, 用于反激 AC-DC 电源, 支持 CCM、DCM、QR 工作模式。

• 系统供电

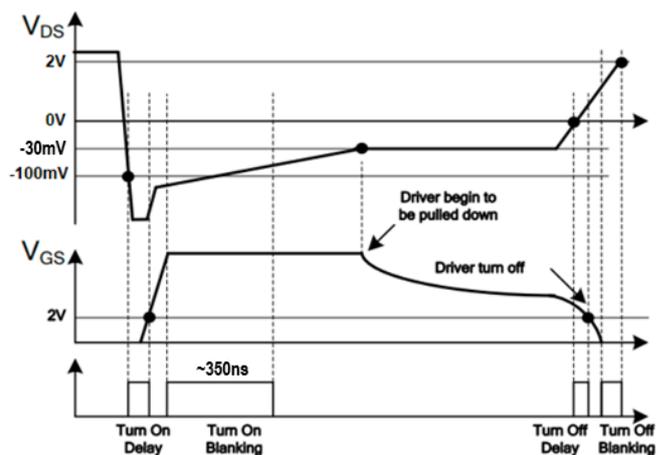
VDD 电容为 IC 供电, 可通过 VD、HVC 充电, 最大充电电流 35mA, VDD 被钳位于 9V。

• 启动和欠压锁定 (UVLO)

当 VDD 升至 3.9V 以上时, CHP5038XS 启动, 当 VDD 降至 3.6V 时, 芯片关闭, 进入休眠。

• 开启阶段

当 VDS 降至约 2V 时, SL 计时开始, 该时间由 RSL 电阻设定。如果 VDS 在 TSL 设定时间内从 2V 下降至 -100mV (典型值) 的导通阈值, 则在导通延迟 (约 25ns) 后打开 MOS (见图 2)。如果在计时结束后 VDS 仍未下降到 -100mV (典型值), 则栅极电压 (VGATE) 保持关闭。此开启计时器具有防止因 DCM 和 QR 振荡误开启的功能。



(图 2, 开/关时序图)

• 开启消隐

CHP5038XS 包含了开启消隐时间功能。当 MOS 打开时, CHP5038XS 会确保开启信号达到一定时长 (约 350ns), 然后才开启检测 VDS, 以防振荡信号导致的误关断。

• 导通阶段

随着开关电流的减小, 当 $V_{DS} > -30mV$ 时, CHP5038XS 降低栅极电压 (VGATE) 电压以增大同步 MOS 的导通电阻, 使得 VDS 维持在 -30mV 左右。当同步整流 MOS 即将关闭时, 此功能使得 VGATE 维持在较低的电压, 极大提高了关断速度。

• 关闭阶段

当 VDS 上升到触发关断阈值 (0mV) 时, 在很短的关断延迟 (约 20ns) 后, VGATE 被拉到零。

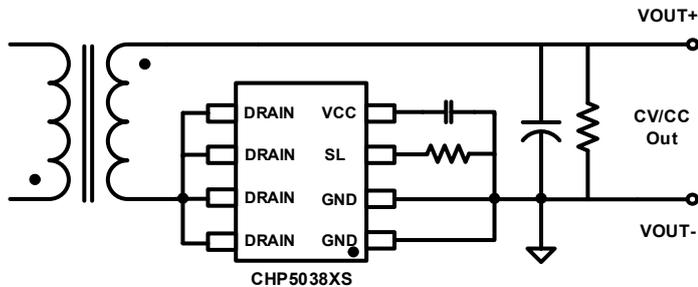
• 关闭锁存

在 VGATE 由于 VDS 达到关闭阈值 (0mV) 被拉低以后, VGATE 信号被锁存为低, 直到 VDS 升至 2V 左右才解锁。

典型应用电路 2

• 负端接法

图 3 显示了负端同步整流的典型应用电路。



(图 3, 负端同步整流)

PCB 布局指南

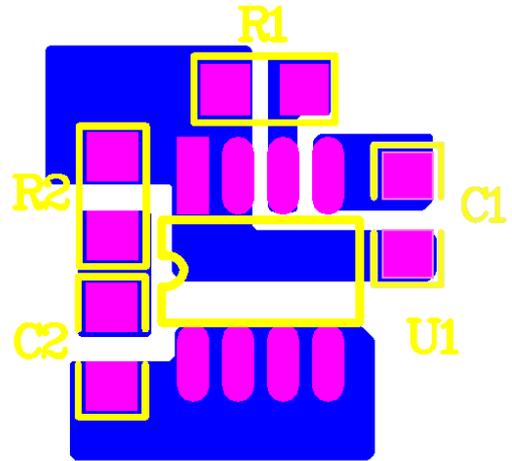
良好的 PCB 布局是电源系统稳定工作的关键。要获得最佳效果, 请遵循以下原则。

• DRAIN/GND 检测

1. 使更粗地走线连接 (DRAIN/GND), 及尽可能走线较短。
2. 使导电回路尽可能小。
3. 使芯片远离电源环路, 以防止检测回路和功率环路相互干扰。

4. VCC 电容尽量靠近 VCC 和 GND, 进行滤波。

5. SL 电阻尽量靠近 SL 和 GND。



其中: C1 为 VCC 电容, R1 为 SL 电阻
R2 和 C2 为次级吸收

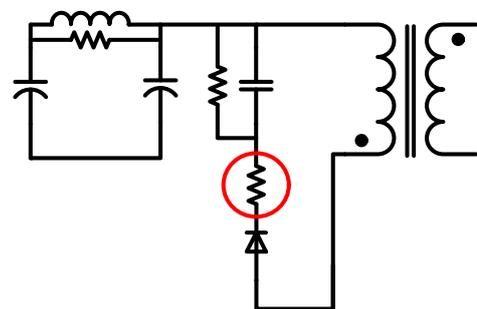
VCC 电容、SL 电阻建议:

一般地使用 1uF-2.2uF, 范围内取值依据 VCC 的纹波电压。典型使用 105/0805/16V/X7R。

一般地使用 43K-390K Ω , 范围内取值依据 DCM 振荡时的误开通抑制作用。典型使用 120K Ω 。

方案设计注意事项:

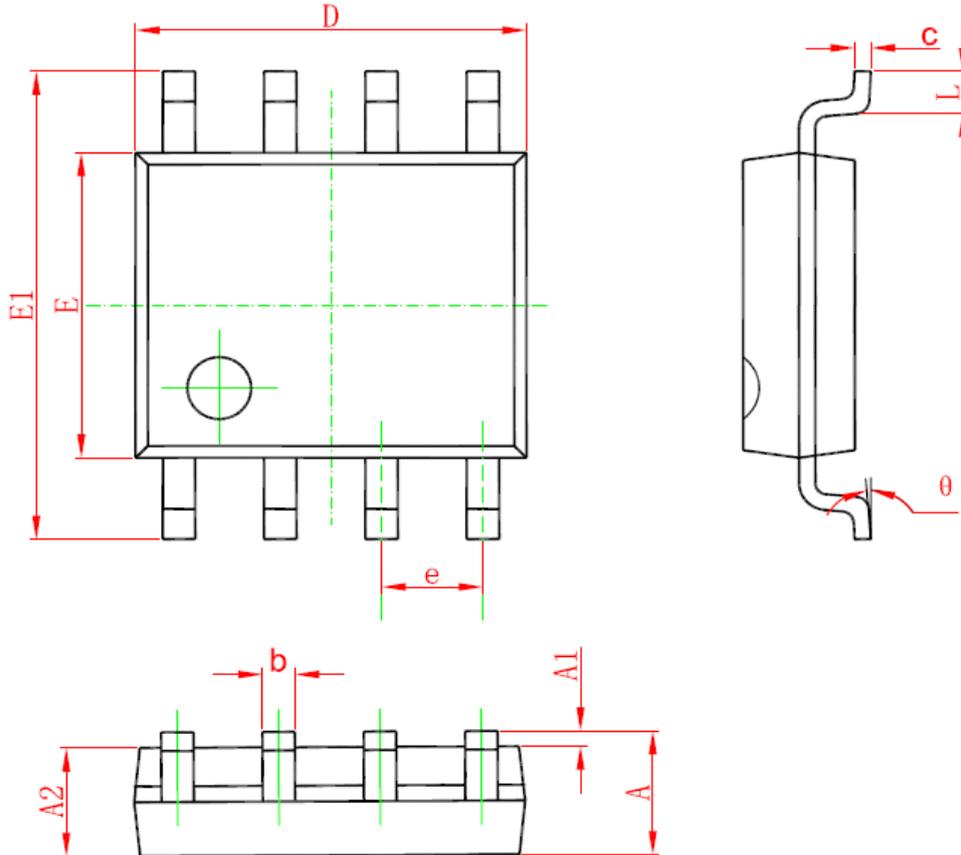
初级吸收 RCD 电路的串联电阻大于 100 Ω ; 以及依据初级 VDS 漏感尖峰后的震荡下沉的抑制。



封装尺寸

SOP-8 封装信息

SOP8 PACKAGE OUTLINE DIMENSIONS



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.050	0.250	0.002	0.010
A2	1.250	1.650	0.049	0.065
b	0.310	0.510	0.012	0.020
c	0.100	0.250	0.004	0.010
D	4.700	5.150	0.185	0.203
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

声明:

基合半导体确保以上信息准确可靠，同时保留在不发布任何通知的情况下对以上信息进行修改的权利。使用者在将基合半导体的产品整合到任何应用的过程中，应确保不侵犯第三方知识产权；未按以上信息所规定的应用条件和参数进行使用所造成的损失，基合半导体不负任何法律责任。